

## 【アブストラクト】

半導体の製造方法は、第1の半導体層の上に、エッティング停止層を形成する第1の工程と、エッティング停止層の上に、III-V族化合物半導体からなる第2の半導体層を形成する第2の工程とを備えている。エッティング停止層のドライエッティングによるエッティングレートは、第2の半導体層のエッティングレートよりも小さい。